

# Разработка технологического маршрута проектирования микросхем DC/DC-преобразователей

А.В. Глухов, В.И. Сединин

В работе рассматривается технологический маршрут проектирования микросхем DC/DC-преобразователей, особенностью которого является возможность оперативного внесения поправок в базовые операции, что предоставляет широкие возможности для совершенствования параметров и характеристик изготавливаемых микросхем. Приводится практический пример автоматизированного проектирования DC/DC-преобразователя. В результате получена топология преобразователя на кристалле 4.6×4.25 мм.

*Ключевые слова:* DC/DC преобразователь, топология, технологическое проектирование, маршрут проектирования.

## 1. Введение

Сложность решения конструкторских и производственных задач заключается в том, что при бурном развитии микро- и наноэлектроники значительно возросла плотность компоновки элементов на кристалле, что привело к безальтернативности применения систем автоматизированного проектирования (САПР) при разработках больших интегральных схем (БИС). Варьирование электрических характеристик компонентов значительно увеличивает время проектирования БИС и, следовательно, стоимость изделий. Автоматизированное проектирование позволяет существенно сократить временные и финансовые затраты на разработку большинства интегральных схем, повышая точность расчётов и сокращая объём экспериментальных исследований [1–3]. Продуктивное использование современного прикладного программного обеспечения позволяет ещё на этапах проектирования быстро и адекватно моделировать процессы, протекающие в БИС, оптимизировать схемотехнические решения и проверить их работоспособность при внешних воздействиях.

Снижение энергоёмкости, обеспечение надёжности и бездефектности гибридных компонентных узлов БИС являются сложными задачами, а процесс их производства требует постоянного совершенствования. Из-за высокой функциональной сложности решение этих задач возможно только посредством использования различных методов автоматизации проектирования на основе мощной вычислительной базы. Моделирование процессов на всех стадиях изготовления БИС поддерживается соответствующими программными продуктами, такими как OrCAD, MAX+PLUS II, MATLAB, TCAD и т.д. [4, 5], а процесс проектирования является многоуровневым, где каждый уровень характеризуется своим математическим обеспечением, используемым для моделирования и анализа разрабатываемых схем.

Однако при использовании таких программных средств возникает проблема, ограничивающая их применение из-за отсутствия достоверных SPICE-моделей отечественных полупроводниковых приборов и ограниченности средств тестирования полученных БИС. Для решения этой проблемы необходима разработка моделей отечественных полупроводниковых компонентов, что служит основой производства современных БИС. Ряд вопросов, связанных с оценкой эксплуатационных характеристик и отладкой технологических цепочек, являются предметом постоянного внимания схемотехников, конструкторов и технологов. Требуется принципиально новый, комплексный подход к процессу проектирования, изготовления и тестирования БИС на всех этих этапах. Поэтому разработка маршрута проектирования БИС предусматривает создание совокупности математических и имитационных моделей, исследование их динамических характеристик, используя новые подходы к разработке подсистем функционального и конструкторско-технологического проектирования. Пропорциональное сочетание имитационного и приборно-технологического моделирования позволит максимально достоверно оценить технико-экономические характеристики БИС и решить проблему реального производства – сохранение высокого процента выхода готовой продукции при уменьшении геометрических размеров и повышении плотности компоновки, а также сократить время на запуск в производство посредством предварительной оптимизации конструкции и отладки технологических процессов.

## 2. Синтез DC/DC-преобразователя

Микросхема DC/DC-преобразователя предназначена для работы в составе приборов специальной аппаратуры. С целью оптимального построения такого преобразователя проанализированы существующие современные схемы конверторов и разработана принципиальная схема. Моделирование и электрический расчёт осуществлялись при помощи пакета программного обеспечения MULTISIM 10 [6]. Программа позволяет объединить процессы разработки устройств и тестирования на основе технологии виртуальных приборов. Актуальность проблемы тестирования микросхем обусловлена ограниченными управляемостью и наблюдаемостью БИС, так как при большом числе элементов (транзисторов) на кристалле имеется лишь несколько десятков внешних выводов. В цикле проектирования БИС синтез тестов занимает примерно третью часть времени, поэтому решение задачи разработки адекватных моделей для анализа динамических режимов на ранних стадиях проектирования при приемлемой полноте обнаружения константных неисправностей сохраняет постоянную актуальность. Предлагается методика характеристики элементов БИС, основанная на использовании моделей компонентов библиотеки пакета MULTISIM 10, соответствующих реальным тестируемым структурам. Основной частью такой методики является специально разработанный программный блок, написанный на языке Си, который задаёт маршрут и отвечает за подключение либо отключение функциональных элементов схемы при проведении анализа, что существенно сокращает затраты на анализ общей схемы (рис. 1).

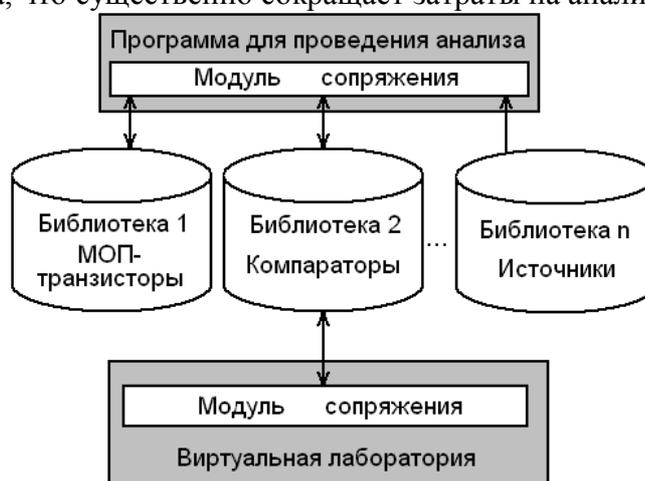


Рис. 1. Схема взаимодействия модулей при выполнении анализа

Перед началом характеризации управляющий сценарий настраивает рабочую среду, подключая необходимую библиотеку и задаёт начальные значения параметров. Далее выполняется минимизация целевой функции:

$$F(I_{nom}, \eta^{-1}, U_{mk}, \lambda, T_{cl}^{-1}) \rightarrow \min,$$

которая включает критерии оценки качества преобразования электрической энергии (потребляемый ток  $I_{nom}$ , коэффициент полезного действия  $\eta$ , амплитудные значения гармонических составляющих напряжения пульсаций  $U_{mk}$ ) и надёжности (интенсивность отказов  $\lambda$ , срок службы  $T_{cl}$ ) при варьировании параметрами транзисторов и реактивных элементов, а также структур основных блоков во всём рабочем диапазоне мощностей ( $P_H$ ). С учётом отклонений входного напряжения ( $U_{вх}$ ) рассчитываются характеристики преобразователя. Сценарий программы предусматривает изменение маршрута прохождения сигнала в тестируемой схеме для каждой последующей итерации и изменение параметров исследуемого источника или элементов схемы. По полученным результатам автоматически строятся графические зависимости, где отмечаются характерные точки и значения, что позволяет повысить его информативность. При этом процесс оптимизации занимает относительно небольшое время, что существенно сокращает общие временные затраты на проектирование. В результате получены оптимальные принципиальные схемы отдельных функциональных элементов преобразователя. Схема двухканального DC/DC-преобразователя представлена на рис. 2.

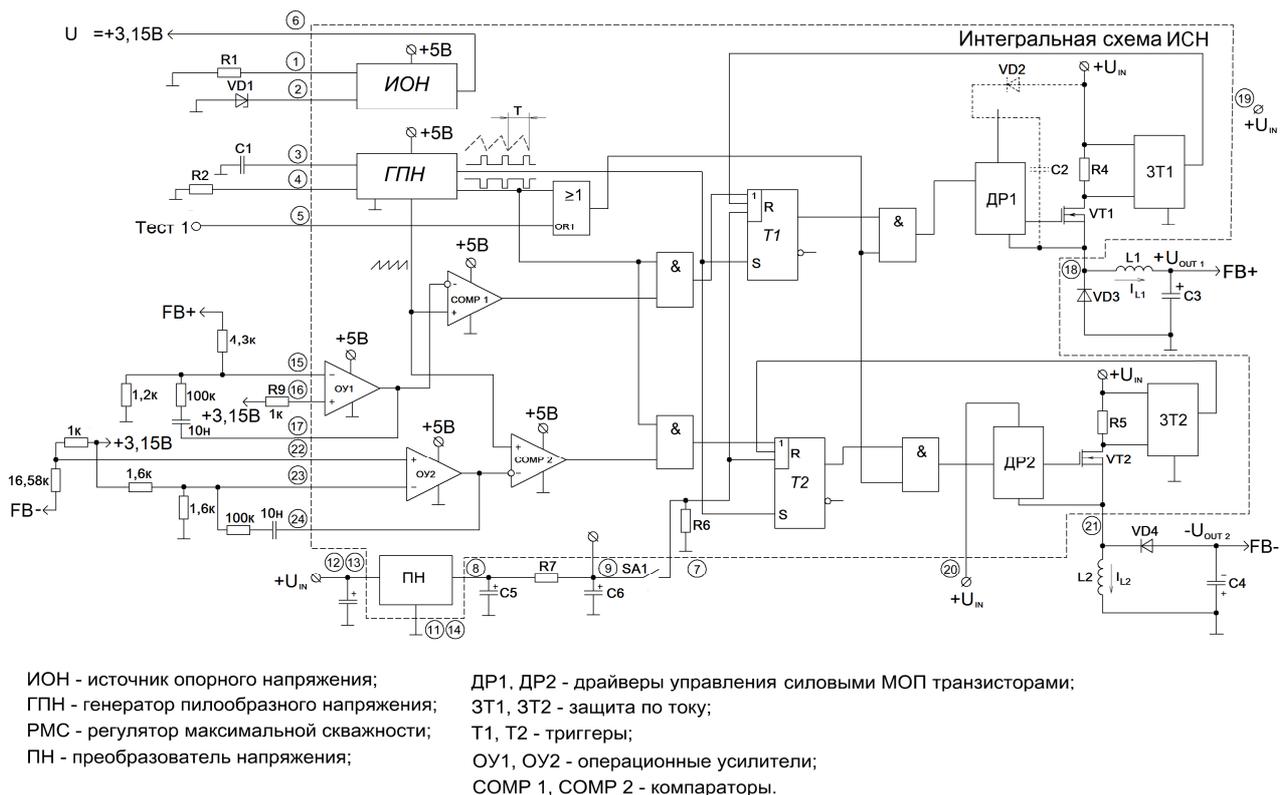


Рис. 2. Функциональная схема DC/DC-преобразователя напряжения

Она объединяет в своём составе понижающий и инвертирующий импульсные стабилизаторы напряжения постоянного тока. Принцип работы схемы состоит в следующем: ГПН формирует пилообразное напряжение, поступающее на один из входов компараторов СОМР<sub>1</sub> и СОМР<sub>2</sub>, а также синхроимпульсы длительностью около 5% от периода повторения, поступающие на S-входы асинхронных триггеров Т<sub>1</sub> и Т<sub>2</sub>. Период ГПН задаётся внешними элементами R<sub>2</sub> и C<sub>1</sub>. Сигналы обратных связей FB+ и FB- сравниваются с опорным напряжением 3.2 В, усиливаются усилителями ОУ<sub>1</sub>, ОУ<sub>2</sub> и передаются на вторые входы

COMP<sub>1</sub> и COMP<sub>2</sub>. Выходы компараторов соединены с R- входами асинхронных триггеров T<sub>1</sub> и T<sub>2</sub>. Таким образом осуществляется автоматическое регулирование выходных напряжений. Кроме этого на R-входы триггеров T<sub>1</sub> и T<sub>2</sub> по логической функции ИЛИ подаются сигналы ограничения тока силовых транзисторов, а также сигнал перевода стабилизатора в ждущий режим, характеризующийся малым током потребления при нулевых выходных напряжениях. Для питания системы управления предусмотрен микромощный преобразователь напряжения ПН, вырабатывающий напряжение +5 В. Эталонное напряжение (ИОН) задаётся термокомпенсированным стабилитроном, а его ток стабилизации – внешним резистором; это важно, поскольку температурная стабильность напряжения зависит от тока через стабилитрон.

Аналогия регулировочных характеристик и схем включения коммутирующих элементов понижающего и инвертирующего преобразователей позволяет использовать и другие системы управления. Для понижающего (положительного) источника предусмотрена вольтодобавка (C<sub>2</sub> и VD<sub>2</sub>), обеспечивающая надёжное отпирание коммутирующего элемента (VT1 – МОП-транзистора) при низких напряжениях питания (<18 В).

При выборе конструкции БИС одним из основных критериев является удовлетворение требований к электрическим параметрам и условиям работы мощных силовых МОП-транзисторов. В импульсных стабилизаторах напряжения на силовых ключах, за счёт наличия в схемах индуктивностей, напряжение нередко достигает двойных значений первичного источника питания, поэтому использовалась конструкция вертикального МОП-транзистора, у которого максимальное пробивное напряжение 60 В и сопротивление в открытом состоянии 70 мОм при этом размер кристалла 4×4.5 мм. Особенность конструкции этого транзистора состоит в том, что стоки силовых МОП-транзисторов жёстко связаны с входным источником.

На рис. 3 приведены расчётные зависимости: статического тока потребления преобразователя I<sub>CC</sub> от входного напряжения U<sub>CC</sub> и температуры T(3а), а также КПД от тока нагрузки I<sub>OUT1</sub> и входного напряжения U<sub>CC</sub> (3б).

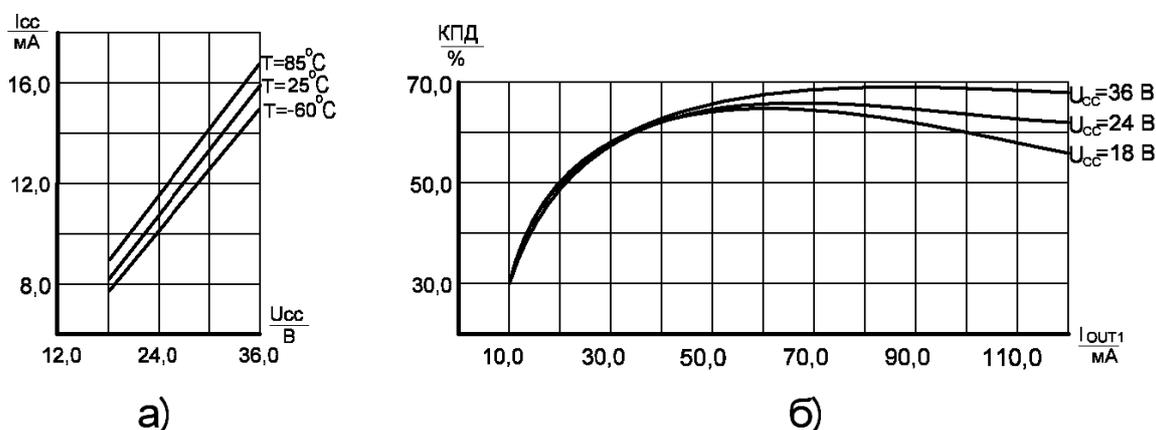


Рис. 3. Зависимости:

статического тока потребления I<sub>CC</sub> от входного напряжения U<sub>CC</sub> и температуры T (а);  
КПД от тока нагрузки I<sub>OUT1</sub> и входного напряжения U<sub>CC</sub> (б)

Из представленных графических зависимостей следует, что основным достоинством разработанной БИС является широкий диапазон входных напряжений и малый потребляемый ток, что подразумевает более высокий КПД и целесообразность работы при входных напряжениях более 20...25 вольт.

### 3. Маршрут изготовления DC/DC-преобразователя

Разработан технологический маршрут изготовления, особенностью которого является возможность оперативного внесения поправок в базовые операции и совершенствования характеристик полученных микросхем. Кристалл схемы управления изготовлен по КМОП-технологии с кольцевым, самосовмещенным, поликремниевым затвором. Последовательность операций маршрута приведена на рис. 4.

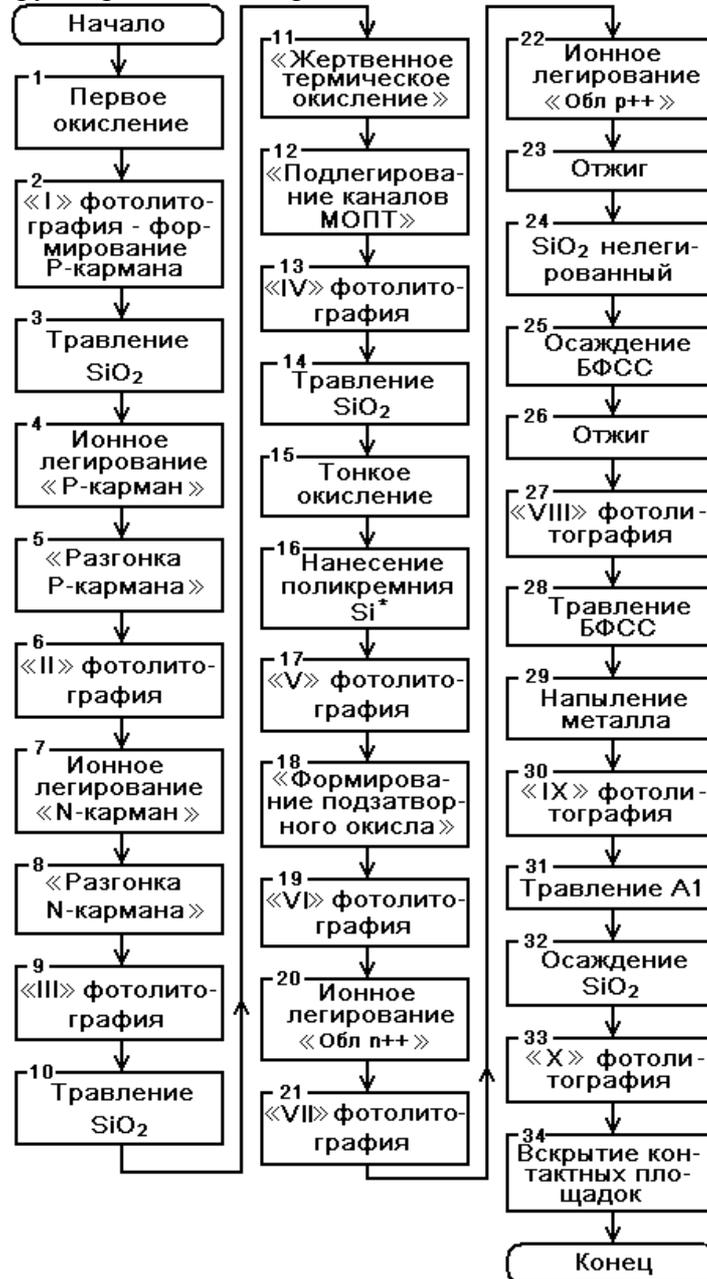


Рис. 4. Технологический маршрут

В качестве исходного материала при изготовлении БИС служат эпитаксиальные структуры типа  $100\frac{12\text{KЭФ} - 4.5}{460\text{KЭС} - 0.01(100)}$ . Одной из главнейших задач при разработке тех-

нологического маршрута является внедрение технологии формирования «кармана в кармане», никогда ранее не применявшейся в России. Для определения параметров новой технологии использовался пакет TCAD Sentaurus. При формировании P-канальных транзисторов, с целью обеспечения необходимых параметров схемы и силового транзистора, производится формирование «N-кармана» в «P-кармане». При этом напряжение пробоя

«Р- карман» – «подложка» должно быть не менее  $U_{пр} = 60$  В. Необходимо также обеспечить достаточную глубину залегания «N-кармана», но не допустить «прошивания» границ «Р-кармана» (см. рис. 5). Результаты моделирования показали, что при формировании «Р-кармана» использование стандартной для КМОП-технологии, дозы ионного легирования бора  $D=1.6$  мкКл/см<sup>2</sup> при энергии легирования  $E = 40$  кэВ достаточны для обеспечения напряжения пробоя «Р-карман» – «подложка» более  $U_{пр} = 60$  В. Режим разгонки примеси разработан на основе стандартного для КМОП-технологии режима разгонки «Р-кармана» N-канальных транзисторов, с поправкой на время разгонки, для обеспечения необходимой глубины залегания кармана. Уточнённое время разгонки составляет 6 ч в инертной атмосфере.

В ходе работы были смоделированы технологические маршруты изготовления Р- и N-канальных транзисторов, получены их двумерные геометрические структуры в среде TCAD Sentaurus и исследованы их особенности. Полученные данные были использованы при подготовке фотошаблонов для изготовления транзисторов.

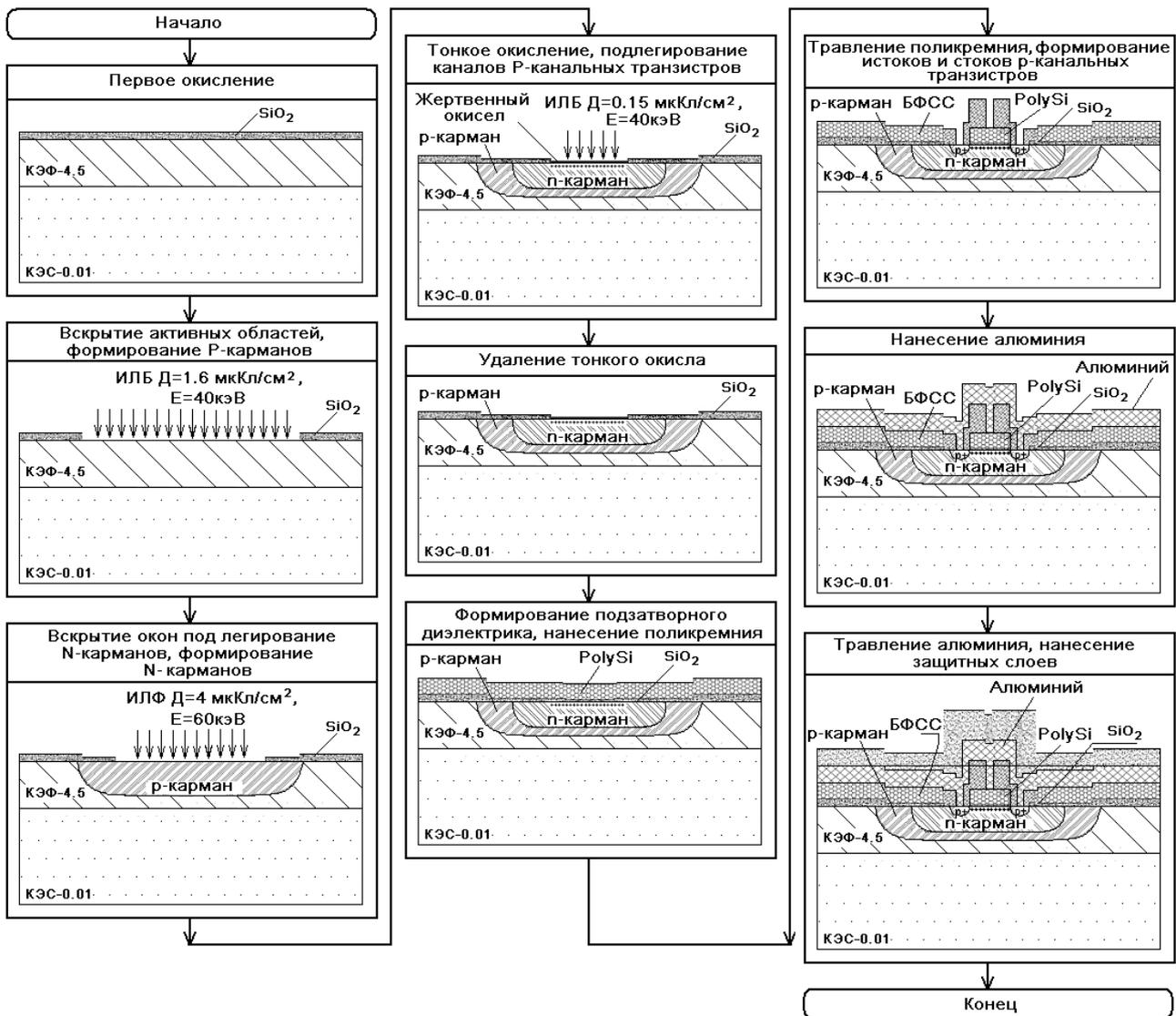


Рис. 5. Этапы формирования типового Р-канального транзистора

На основе принципиальной электрической схемы DC/DC-преобразователя разработана топология кристалла. Главной задачей топологии является размещение элементов и их трассировка на кристалле. После размещения, компоновки и трассировки площадь всех элементов занимает около 80 % общей площади кристалла, что говорит об оправданности выбранной методики. Проектирование топологии проведено в соответствии с нормами и «Правилами проектирования топологии», её верификации на соответствие принципиаль-

ной схеме и проверке с использованием редактора LayEd. Разработанная топология микросхемы представлена на рис. 6.

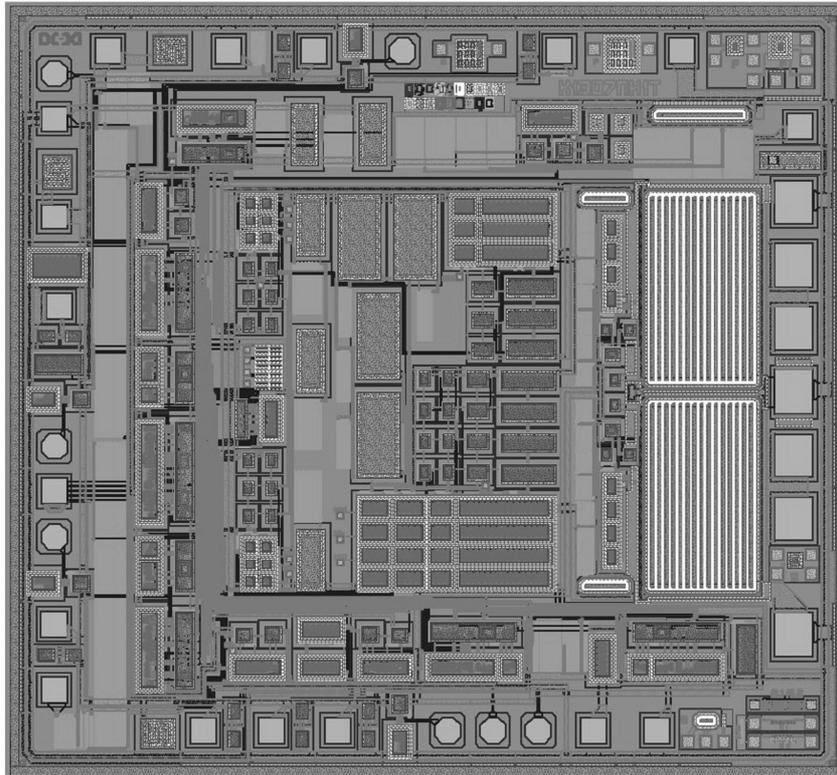


Рис. 6. Топология микросхемы DC/DC-преобразователя

#### 4. Выводы

В результате разработки топологии DC/DC-преобразователя получена площадь кристалла  $4.6 \times 4.25 \text{ мм}^2$  с размещёнными на ней элементами принципиальной схемы. Предложенные в работе решения соответствуют современной тенденции развития методов автоматизированного проектирования сложных радиоэлектронных схем, их оптимизации, направлены на повышение технологичности и надёжности, так как позволяют выявлять возможные дефекты на ранних этапах проектирования и устранять их с минимальными затратами. Таким образом, можно сделать вывод о возможности использования и применения предложенной автоматизированной системы схемотехнического и конструкторско-технологического проектирования БИС в практических разработках.

#### Литература

1. Технология проектирования печатных плат в САПР P-CAD-2006/ *Иванова Н.Ю., Петров А.С., Поляков В.И., Романова Е.Б.* – СПб: СПбГУ ИТМО, 2009. – 168с.
2. *Еркин А.* Обзор современных САПР для ПЛИС/ *ChipNews №10-11(134-135)*, 2008, с. 17-29.
3. *Потапов Ю.В.* Система проектирования печатных плат Protel. – М.: Горячая линия – Телеком, 2009. – 704с.
4. Системы автоматизированного проектирования фирмы Altera - MAX+PLUS II и QUARTUS II/ *Комолов Д.А., Мяльк Р.А., Зобенко А.А., Филиппов А.С.* – М.: РадиоСОФТ, 2003. – 361с.
5. *Иванов А.* Среда проектирования компании Cadence. Общий обзор. ЭЛЕКТРОНИКА: Наука, Технология, Бизнес. 5/2003, С. 28-30.

6. *Разевиг В.Д.* Система сквозного проектирования электронных устройств DesignLab 8.0. – М.: СОЛОН-Р, 2000.- 698с.

*Статья поступила в редакцию 30.09.2013;  
переработанный вариант — 28.10.2013*

**Глухов Александр Викторович**

Начальник ОКБ ОАО «НЗПП с ОБК», email:GLV@ngs.ru, тел: +7-913-733-82-70.

**Сединин Валерий Иванович**

зав. каф. САПР ФГОБУ Сибирского государственного университета телекоммуникаций и информатики, email: sedvi@bk.ru, тел. +7-913-917-12-33

**Development of technological designing route of DC/DC converter chips**

**Alexander Gluhov, Valery Sedinin**

In this paper, the technological route for the production of DC/DC converter chips is considered. The possibility of rapid adjustment in basic operations gives free scope for improvement in the parameters and characteristics of manufactured chips. Practical example of computer-aided design of DC/DC converter is presented. It resulted in production of converter chip  $4.6 \times 4.25$  mm topology.

*Keywords:* converter, topology, technological design, the designing route.